|  |  |  |
| --- | --- | --- |
| Fecha entrega: 09/08/17 | Tarea: Introducción VHDL | Número tarea: 1 |
| Grupo: 3CM3 | Alumno: Monroy Martos Elioth | Arquitectura de Computadoras |

# Introducción VHDL

## Desarrollo

1. **Estilos de programación en VHDL.**
   1. Comportamental (secuencial, algorítmica): Esta forma de programación sirve para describir cual será la funcionalidad del circuito en lugar de describir sus conexiones y elementos. Se caracteriza por al menos tener un proceso dentro de su arquitectura. Se le conoce como algorítmica debido a que esta programación en VHDL es muy parecida a otros lenguajes de programación convencionales. Se conoce como secuencial debido a que cada proceso se ejecuta secuencialmente.
   2. Flujo de datos (funcional, transferencia de registros): Nos permite describir el circuito de una manera más cercana a su posible realización física. Permite la paralización de instrucciones y se encuentra muy cercano a una descripción estructural del circuito.
   3. Estructural (jerárquica): Permite usar a VHDL como un Netlist o como un lenguaje de descripción de estructura. Esta forma de programación resulta más compleja y larga que las anteriores dos. Es necesario describir los componentes y sus interconexiones.
2. **Bloques Principales que caracterizan a un código VHDL.**
   1. Entidad (Entity): Este bloque tiene como objetivo el definir las entradas y salidas que tendrá un determinado circuito. Los distintos puertos dentro de esta se pueden definir como puertos de entrada, salida o como ambos.
   2. Arquitectura (Architecture): Dentro de este bloque, se define cómo es que se comportará el circuito. Se pueden también definir puertos auxiliares (signal) y constantes, las cuales pueden facilitar la descripción del circuito.
   3. Bibliotecas (Library): Aportan funcionalidad extra a VHDL, permitiendo realizar operaciones y ciertas funciones especiales que con el lenguaje VHDL base no sería posible. Comúnmente es lo primero que es definido dentro de un programa en VHDL.

## Referencias

*Fernando Pardo, José A. Boluda. (1999). VHDL Lenguaje para síntesis y modelado de circuitos. 08/08/17, de Ra-ma Editorial.*